



튼튼한 지식재산 생태계,
기업성장 견인



보도자료

www.kipo.go.kr

KOREAN INTELLECTUAL PROPERTY OFFICE

문 의	산업재산정책국 산업재산창출전략팀	팀 장 이선우 사무관 이창남	042-481-8254 042-481-8499
	2015년 11월 17일(화) 조간부터 보도해 주시기 바랍니다. 인터넷매체는 11월 16일(월) 낮 12시 이후 게재 바랍니다.		

제16회 「대한민국 반도체설계대전」 시상식 개최

- 대통령상에 전자부품연구원 김동순, 황태호, 권진산 씨 -

특허청(청장 최동규)이 한국반도체산업협회(회장 김기남)와 함께 제16회 「대한민국 반도체설계대전」 시상식을 오는 17일 오후 2시 르네상스 서울호텔에서 개최한다.

본 대회는 우수 반도체 설계기술의 발굴과 인력 양성 촉진을 목적으로 2000년부터 매년 개최되어 왔다. 올해는 반도체 설계기술을 겨루는 자유주제 공모전 및 창의 IP 공모전 부문과 반도체 산업 발전을 위해 헌신한 공로를 기리는 유공자 포상 부문으로 나뉘어 진행되었으며, 지난 8개월간 전국의 대학 및 연구소 30여개 팀이 우수한 설계실력을 선보이며 치열한 경쟁을 벌인 결과 총 11개 팀이 수상의 영예를 안게 되었다. 특히 이번 대회에서는 미래 먹거리와 관련된 우수기술들이 다수 배출되었다는 평가가 이어졌다.

자유주제 공모전 대상(대통령상)의 주인공은 전자부품연구원 김동순, 황태호, 권진산씨 팀이다. 전자부품연구원팀은 모바일 기기에서 고화질 3D 그래픽을 원활하게 구현하는 핵심기술을 회로로 설계하였는데, 현존기술보다 우수한 성능을 지니면서 스마트폰, 원격의료, 원격교육,

국방 등에 폭넓게 응용 가능하다는 평을 받았다. 본 설계작품은 아직까지 모바일 3D 그래픽 분야에서 주요 선진국에 비해 기술력이 미흡한 우리나라가 가까운 미래에 수준 높은 글로벌 경쟁력을 확보할 수 있는 계기를 가져올 것으로 기대된다.

대학생들이 참여하는 창의 IP 공모전에서는 한국항공대학교 장수현, 천정현, 황현수씨 팀이 금상(특허청장상)을 차지하였다. 한국항공대학교팀은 기존의 데이터 전송 방식들이 지닌 장점들을 취합하여 원거리에서도 다양한 속도로 데이터 송수신이 가능한 설계작품을 선보였다. 본 작품은 향후 사물인터넷 분야에서 다양하게 활용될 가능성이 매우 높은 것으로 평가되었다.

한편, 유공자 포상 공로상(특허청장상)은 (주)파인스의 김원영 대표가 수상한다. 김원영 대표는 그간 반도체설계재산 전문가로서 많은 정책 제언을 해왔으며, 기업 활동을 하면서도 반도체설계재산 개발과 활용 활성화를 위해 헌신해왔다.

이 외에도 자유주제 공모전 금상(국무총리상)에 포항공과대학교 김신웅, 심재운 씨, 창의 IP 공모전 은상(특허청장상)에 세종대학교 홍덕기, 윤주련, 주예종 씨, 유공자 포상 특별상(한국반도체산업협회장상)에 (주)아르고 민복기 씨 등이 그간의 노고를 인정받아 수상의 기쁨을 누리게 되었다.

권혁중 특허청 산업재산정책국장은 “올해 반도체설계대전은 가까운 미래 시장을 선도할 수 있는 우수 설계작품을 다수 배출하여 더욱 의미있는 행사가 되었다”며 “특허청은 이번 수상작품들이 상용화되어 전 세계를 누빌 수 있도록 정책적 지원을 아끼지 않을 것”이라고 밝혔다.

붙임 1 반도체설계대전 시상식 소개

1. 행사 목적

- 우수 반도체 설계기술 및 아이디어 발굴, 반도체 설계 인력 양성 촉진 및 개발자·유공자 포상을 통한 반도체 산업계 사기 진작

2. 주최 및 후원

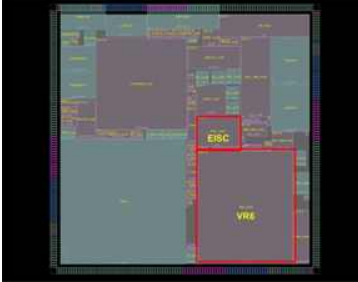
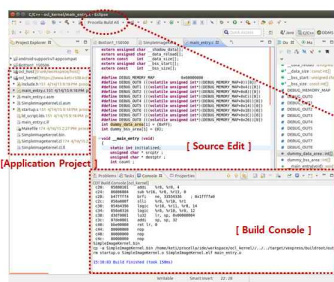
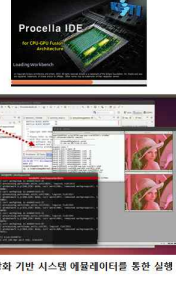
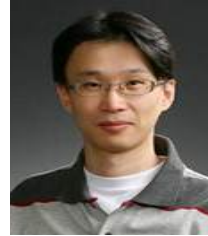
- 주 최 : 특허청(공동주관 : 특허청, 한국반도체산업협회)
- 후 원 : 산업통상자원부, 한국발명진흥회, 매일경제

3. 시상식 안내

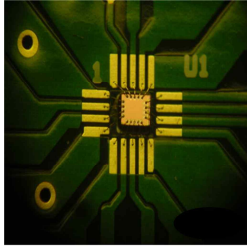
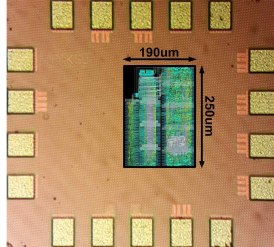
- 일 시 : 2015년 11월 17일(화) 13시 30분 ~ 16시 00분
- 장 소 : 르네상스 서울호텔 다이아몬드볼룸(3층)
- 행사 시간표

구 분	시간	소요시간	내 용	비 고
식전행사 및 부스투어	13:30~14:00	30분	등록	
	14:00~14:25	25분	부스투어	국장, 내·외빈
	14:25~14:30	5분	기념촬영 및 행사장입장	국장, 내·외빈
설계대전 시상식 (1부)	14:30~14:35	5분	개회, 국민의례 및 주요참석자 소개	사회자
	14:35~14:38	3분	환영사	국장
	14:38~14:40	2분	축사	반도체협회 부회장
	14:40~15:10	30분	자유주제 공모전, 창의 IP 공모전 및 유공자 시상	국장 반도체협회 부회장 발명진흥회 부회장
Coffee Break	15:10~15:20	10분	Coffee Break	
반도체설계재산 진흥사업 성과발표회 (2부)	15:20~15:25	5분	반도체설계재산 진흥사업 소개	산업재산창출전략팀장
	15:25~15:55	30분	반도체설계재산 진흥사업 성과발표	참여기업 및 대학
행사정리	15:55~16:00	5분	행사정리	

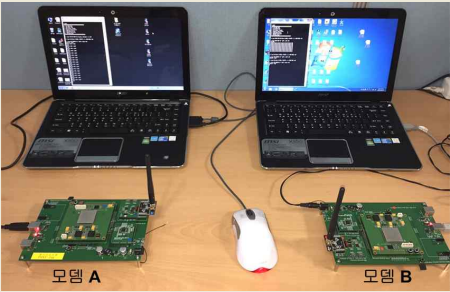
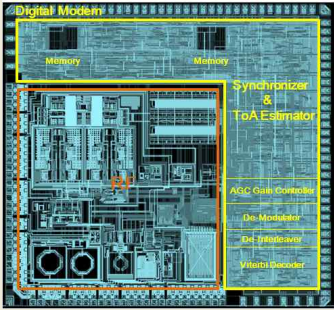
1. 자유주제 공모전 대상(대통령상)

1. 설계의 명칭	멀티 Shader GPU 통합 멀티코어 퓨전 프로세서    [가상화 기반 시스템 에뮬레이터를 통한 실행]
2. 출품자	전자부품연구원 미래 s/w 융합 팀  팀장 김동순  책임 황태호  연구원 권진산
3. 설계의 동기	엔비디아(NVIDIA), 인텔(INTEL), 퀄컴(Qualcomm), 이매지네이션(Imagination) 등 소수의 몇몇 회사가 세계 GPU 시장을 독점하고 있으며 점차 메인 프로세서(CPU)와의 융합 기술이 발전하고 있으나, 국내 GPU 관련 원천 및 응용기술의 확보와 적용은 미진한 실정
4. 설계의 내용	본 CPU-GPU 퓨전 프로세서 기술은 실감형 2D/3D의 다양한 그래픽 처리를 위한 핵심 시스템반도체 기술로서 기존 스마트폰, 스마트 TV 등의 영상가전 및 스마트 가전의 핵심부품임 시장에서 점차 고화질, 대용량 처리가 가능한 모바일 3D 그래픽 기능을 요구함에 따라 멀티 Shader 기반의 GPU 기반 병렬처리 기술이 모바일 정보가전에 적용되고 있는 중 본 연구에서는 근 미래를 위한 기존 GPU 기술과 CPU 기술이 하나로 융합되는 CPU-GPU 퓨전 프로세서 코어 및 통합 컴파일러 기술을 개발하였음
5. 기대 효과	① 본 연구 결과를 지식재산(IP, Intellectual Property)으로 재사용 가능 ② 2D/3D 그래픽, UI, 게임, 웹브라우저 등이 탑재된 모바일 기기에서 추가적인 상품화 및 사업화가 기대됨

2. 자유주제 공모전 금상[국무총리상]

1. 설계의 명칭	A 2GHz Fully Synthesized Fractional-N ADPLL with Dual-Referenced Interpolating TDC (“이중 참조 보간 방식의 시간-디지털 변환기를 사용한 디지털 합성 방식의 분수 분주형 위상고정루프”)   
2. 출품자	포항공과대학교 아날로그 집적 회로 연구실 A팀   대학원생 김신웅 교수 심재윤
3. 설계의 동기	위상고정루프(phase locked loop, PLL)는 SoC의 내부 클럭 생성에 필수적인 기능임 반도체 공정이 나노 스케일로 발전하면서, 신뢰도 향상과 다양한 공정에서의 원활한 활용을 위해 PLL을 구성하는 아날로그 블록들도 디지털 블록으로 구현하는 형태로 변경이 필요
4. 설계의 내용	본 작품은 PLL의 핵심 블록인 시간-디지털 변환기까지 하드웨어 기술 언어(HDL)를 이용하여 RTL-level 단위에서 설계하였고, 디지털 합성 및 자동 레이아웃 기술을 적용하여 구현하였음 또한, 공정사에서 제공하는 스탠더드 셀 라이브러리(standard cell library)만을 사용하여 커스텀 설계를 최소화 하였고, 적은 면적, 적은 설계 소요시간, 높은 호환성 등의 특성을 가져, 디지털 회로의 장점을 최대화하였음
5. 기대효과	① 일반 디지털 시스템 뿐 아니라, 통신용 회로에도 사용 가능 ② 설계 및 제작에 필요한 시간을 단축시킬 수 있고, 완전 디지털 방식이기 때문에, 다른 상용 칩들과의 호환성이 높음

3. 창의 IP 공모전 금상(특허청장상)

1. 설계의 명칭	IoT 서비스를 위한 Advanced ZigBee 시스템용 기저대역 모델  
2. 출품자	한국항공대학교 항공대 SoC 설계팀  대학원생 장수현  대학원생 천정현  학부생 황현수
3. 설계의 동기	사물인터넷(Internet of Thing, IoT) 시대가 도래함에 따라 무선 네트워크에 의한 기기 간의 직접통신이 필요 대표적 무선 통신 기술 중 하나인 ZigBee 시스템은 소형화 및 저전력 구현이 가능하고 원거리 통신이 가능한 장점이 있어, IoT 서비스를 위한 기술로 각광 받고 있음
4. 설계의 내용	본 작품은 2.4GHz 대역에서 250 Kbps의 단일 전송률만 가능한 기존의 ZigBee 기술을 개선하여 다양한 전송률을 지원하고 보다 원거리에서 통신이 가능한 Advanced ZigBee 시스템(AZB)의 물리 계층을 새로이 정의하였으며, 이의 통신 품질 향상 및 저전력화가 가능한 효율적인 동기/복조 알고리즘 및 하드웨어 구조를 제시하였음 또한, 본 작품은 GPS 음영지역인 실내 환경에서 위치 정보를 제공할 수 있는 ZigBee 기반의 ToA(Time of Arrival) 추정기를 제안하고 이를 하드웨어로 구현하였음
5. 기대 효과	① 개발된 AZB 시스템은 기존 ZigBee 시스템과 달리 1Km 이상의 통신거리를 지원 가능 ② 무선을 위치를 측정하는 기능을 내장하여 다양한 IoT 응용 서비스 제공이 가능

4. 유공자 포상 수상자

구 분	수상자	주요 공적
공로상 (특허청장상)	 김원영 대표이사 (주)파인스	· 다양한 산업용 집적회로를 개발하여 우리나라 시스템반도체 산업에 필요한 기반 기술 확보에 기여 · 레이아웃 설계를 반도체 설계의 한 전문분야로 자리 잡는 기반 조성 · 특허청 ‘반도체설계재산 유통지원사업’에 기획 단계부터 참여하여 반도체설계재산 유통센터 설립 및 발전을 위한 정책조언 등 기여 · 반도체회로를 목적에 맞게 재설계 해주는 회사 업무 특성을 활용, 우리나라 반도체 관련 회사들이 보유한 시스템반도체 회로를 반도체설계재산으로 지식재산화 하고 거래하도록 하는데 기여 하였으며, 반도체집적회로 설계 전문가 다수 배출
특별상 (한국반도체 산업협회장상)	 민복기 부장 (주)아르고	· 국내 주요 시스템반도체 업체들을 대상으로 최신 반도체 공정기술 및 반도체설계재산 방법론을 제공하였고 반도체 설계 분야에서 표준 확보를 위한 활동 수행 · 사물 인터넷 분야의 주요 반도체설계재산을 국내 기술로 확보하는 등 수입 의존도가 높은 반도체설계재산의 국산화와 우리나라 반도체설계재산의 질적 수준 제고 · 반도체설계재산 상용화 및 거래 활성화를 활동을 수행하고 IP 기술문서 작성 가이드를 개발하여 IP 유통 활성화 및 품질 수준 향상 · 특허청 ‘반도체설계재산 유통지원사업’에 참여하여 반도체설계재산 품질 평가기준과 반도체설계재산 거래를 위한 표준 문서 개발 및 반도체설계재산 포트폴리오 작성에 기여

붙임 3 반도체설계대전 수상자 명단

1. 자유주제 공모전

NO	상격	상금 (만원)	수상자		설계작품명
			팀명(소속)	성명	
1	대 상 (대통령상)	1,000	미래 s/w 융합 팀 (전자부품연구원)	김동순, 황태호, 권진산	멀티 Shader GPU 통합 멀티코어 퓨전 프로세서
2	금 상 (국무총리상)	700	아날로그 집적 회로 연구실 A팀 (포항공과대학교)	김신웅, 심재윤	A 2GHz Fully Synthesized Fractional-N ADPLL with Dual- Referenced Interpolating TDC
3	은 상 (산업통상자원부 장관상)	각 500	Bio AFE (충남대학교)	박윤중, 송하룡, 김형섭	A Biopotential acquisition AFE (Analog Front-End) with Multiple offset removal
4			미니핸즈 (전자부품연구원)	민경원, 손행선, 이선영	3차원 정보 추출을 위한 고속 스트레오 비전처리 SoC
5	동 상 (특허청장상)	각 300	(한국과학기술원)	오동렬	Power-efficient 6-b 10-GS/s TI ADC using time-domain 8x interleaving ADCs
6			융합신호처리 연구팀 (전자부품연구원)	김동순, 이성철, 김병수	Configurable Device IoT용 센싱 SoC
7			집적회로 설계연구실 1팀 (서강대학교)	조영세, 안태지, 이기욱	보정기법 없이 채널 간 오프셋 부정합을 최소화한 2x Interleaved 10비트 120MS/s 파이프라인 SAR ADC
8	특별상 (한국발명 진흥회장상)	200	아날로그 및 혼성신호 집적회로 연구실 (광주과학기술원)	박천위, 여인준	저전력 이미지 센서와 FPGA를 이용한 사건 감지 시스템
9	특별상 (한국반도체 산업협회장상)	200	SICLAB #2 (성균관대학교)	박영준, 이주영, 서동현	스마트폰 및 웨어러블 기기용 자기공진형 무선 충전 수신 Chip 개발

2. 창의 IP 공모전

NO	상격	상금 (만원)	수상자		설계작품명
			팀명(소속)	성명	
1	금 상 (특허청장상)	300	항공대 SoC 설계팀 (한국항공대학교)	장수현, 천정현, 황현수	IoT 서비스를 위한 Advanced ZigBee 시스템용 기저대역 모뎀
2	은 상 (특허청장상)	200	MMPL phi (세종대학교)	홍덕기, 윤주원, 주예중	3D Geometry Model을 이용한 오디오 mixing 시스템

3. 유공자 포상

NO	구분	훈격	상금 (만원)	수상자		
				성명	소속	직위
1	공로상	특허청장	500	김원영	(주)파인스	대표이사
2	특별상	한국반도체산업협회장	200	민복기	(주)아르고	부장